

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

04838052 **Image available**

MANUFACTURE OF SEMICONDUCTOR

PUB. NO. : 07-130652 [JP 7130652 A]
PUBLISHED: May 19, 1995 (19950519)
INVENTOR(s): OTANI HISASHI
 MIYANAGA SHOJI
APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD [470730] (A Japanese Company
 or Corporation), JP (Japan)
APPL. NO. : 05-294633 [JP 93294633]
FILED: October 29, 1993 (19931029)
INTL CLASS: [6] H01L-021/20; C01B-033/02; H01L-027/12; H01L-029/786;
 H01L-021/336
JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 13.2 (INORGANIC
 CHEMISTRY -- Inorganic Compounds)
JAPIO KEYWORD: R002 (LASERS); R004 (PLASMA)

ABSTRACT

PURPOSE: To strictly control the introduced amount of a catalyst element in a method of obtaining crystalline silicon by heat treatment by using the catalytic element promoting crystallization.

CONSTITUTION: An extremely thin oxide film 13 is formed on an amorphous silicon film 12 formed on a glass substrate 11 and a water solution 14 of an acetate solution or the like having 10 to 200ppm (to be adjusted) of a catalytic element such as nickel. This state is held for a prescribed time and spin drying is performed by using a spinner 15. Then, heat treatment is performed at 550 deg.C for four hours so as to obtain a crystalline silicon film. In this constitution, concentration of a catalytic element in a finished crystalline silicon film can be accurately controlled by adjusting the concentration of the catalytic element in the solution.

Abstract (Basic): EP 651431 A

Mfg a semiconductor device comprises: (a) disposing a soln. in contact with a portion of a Si film on a substrate, the solution containing a catalyst for promoting crystallisation of the film; (b) crystallising the film by heating. Also claimed is the method using Ni as the catalyst and (III) the method as (I) in which crystals grow from the catalysed portion to a non catalysed portion and the devices (IV) made using the methods.

USE - Mfr. of electro-optical devices e.g. active matrix liq. crystal devices.

ADVANTAGE - Improved stability and reliability.

Title Terms: CRYSTAL; AMORPHOUS; SILICON; FILM; CATALYST; ACCELERATE;
PROCESS

Derwent Class: E12; E31; L03; U11; U14

International Patent Class (Main): H01L-021/00; H01L-021/20; H01L-021/208;

H01L-021/228; H01L-021/84; H01L-029/786; H01L-049/02

International Patent Class (Additional): C01B-033/02; H01L-021/26;

H01L-021/268; H01L-021/336; H01L-027/12; H01L-027/13; H01L-031/00;

H01L-031/10

File Segment: CPI; EPI

【特許請求の範囲】

【請求項1】 非晶質珪素膜上に該珪素膜の結晶化を助長する触媒元素を含有させた溶液を塗布する工程と、前記非晶質珪素膜を加熱処理することによる結晶化させる工程と、を有する半導体作製方法。

【請求項2】 非晶質珪素膜上に酸化膜を形成する工程と、前記酸化膜上に珪素膜の結晶化を助長する触媒元素を含有させた溶液を塗布する工程と、前記非晶質珪素膜を加熱処理することにより結晶化させる工程と、を有する半導体作製方法。

【請求項3】 非晶質珪素膜上に100Å以下の酸化膜を形成する工程と、前記酸化膜上に珪素膜の結晶化を助長する触媒元素を含有させた溶液を塗布する工程と、前記非晶質珪素膜を加熱処理することにより結晶化させる工程と、を有する半導体作製方法。

【請求項4】 非晶質珪素膜上に該珪素膜の結晶化を助長する触媒元素を含有させた溶液を選択的に塗布する工程と、前記非晶質珪素膜を加熱処理することにより前記選択的に溶液が塗布された領域から、前記溶液が塗布されなかった領域に向かって結晶成長を行なう工程と、を有する半導体作製方法。

【請求項5】 請求項1または請求項2または請求項3または請求項4において、触媒元素としてNiを用いることを特徴とする半導体作製方法。

【請求項6】 請求項1または請求項2または請求項3または請求項4において、触媒元素として、Ni、Pd、Pt、Cu、Ag、Au、In、Sn、Pd、Sn、Pd、P、As、Sbから選ばれた一種または複数種類の元素を用いることを特徴とする半導体作製方法。

【請求項7】 請求項1または請求項2または請求項3または請求項4において、触媒元素として、VIII族、IIIB族、IVB族、VB族元素から選ばれた一種または複数種類の元素を利用することを特徴とする半導体作製方法。

【請求項8】 請求項1または請求項2または請求項3または請求項4において、溶液中の触媒元素の濃度を50ppm以下とすることを特徴とする半導体作製方法。

【請求項9】 請求項1または請求項2または請求項3または請求項4において、溶液中の触媒元素の濃度を10ppm以下とすることを特徴とする半導体作製方法。

【請求項10】 請求項1または請求項2または請求項3または請求項4において、溶液中の触媒元素の濃度を変

化することによって、結晶性珪素膜中に含まれる触媒元素の濃度を制御することを特徴とする半導体作製方法。

【請求項11】 請求項1または請求項2または請求項3または請求項4において、触媒元素を含む溶液を塗布した後、所定の時間その状態を保持し、しかる後に不要な溶液を除去することを特徴とする半導体作製方法。

【請求項12】 請求項10において、所定の時間を変化させることによって、結晶珪素膜中に含まれる触媒元素の濃度を制御することを特徴とする半導体作製方法。

【請求項13】 非晶質珪素膜上に酸化膜を形成する工程と、前記酸化膜上に珪素膜のNiを10~200ppm以下含有させた酢酸塩溶液を滴下する工程と、該工程の後その状態を0.5分以上保持する工程と、スピナーを用いて不要な溶液を除去する工程と、前記非晶質珪素膜を加熱処理することにより結晶化させる工程と、を有する半導体作製方法。

【請求項14】 非晶質珪素膜上に直接あるいは間接に前記非晶質珪素膜の結晶化を助長する触媒元素を含む溶液を選択的に塗布する工程と、加熱処理を施すことにより、前記選択的に溶液が塗布された第1の領域を結晶成長させるとともに、該領域から前記選択的に溶液は塗布されなかった第2の領域へと結晶成長を行なう工程と、

を有し、前記第1の領域の結晶珪素膜中における触媒元素の濃度に比較して、前記第2の結晶性珪素膜中における触媒元素の濃度が低いことを特徴とする半導体作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は結晶性を有する半導体の作製方法に関する。

【0002】

【従来の技術】 薄膜半導体を用いた薄膜トランジスタ（以下TFT等）が知られている。このTFTは、基板上に薄膜半導体を形成し、この薄膜半導体を用いて構成されるものである。このTFTは、各種集積回路に利用されているが、特にアクティブマトリックス型の液晶表示装置の各画素の設けられたスイッチング素子、周辺回路部分に形成されるドライバー素子として注目されている。

【0003】 TFTに利用される薄膜半導体としては、非晶質珪素膜を用いることが簡便であるが、その電気的特性が低いという問題がある。TFTの特性向上を得るためには、結晶性を有するシリコン薄膜を利用するばよい。結晶性を有するシリコン膜は、多結晶シリコン、ポリシリコン、微結晶シリコン等と称されている。この結晶性を有するシリコン膜を得るためには、まず非晶質珪素膜を形成し、しかる後に加熱によって結晶化さればよ

酸性に鑑みて決められる値である。

【0017】また、触媒元素を含んだ溶液を選択的に塗布することにより、結晶成長を選択的に行なうことができる。特にこの場合、溶液が塗布されなかった領域に向かって、溶液が塗布された領域から珪素膜の面に平行な方向に結晶成長を行なうことができる。この珪素膜の面に平行な方向に結晶成長が行なわれた領域を本明細書中においては横方向に結晶成長した領域ということとする。

【0018】またこの横方向に結晶成長が行なわれた領域は、触媒元素の濃度を低いことが確かめられている。半導体装置の活性層領域として、結晶性珪素膜を利用することは有用であるが、活性層領域中における不純物の濃度は一般に低い方が好ましい。従って、上記横方向に結晶成長が行なわれた領域を用いて半導体装置の活性層領域を形成することはデバイス作製上有用である。

【0019】本発明においては、触媒元素としてニッケルを用いた場合に最も顕著な効果を得ることができるが、その他利用できる触媒元素の種類としては、好ましくはNi、Pd、Pt、Cu、Ag、Au、In、Sn、Pd、Sn、Pd、P、As、Sbを利用することができる。また、VIII族元素、IIb、IVb、Vb元素から選ばれた一種または複数種類の元素を利用することもできる。

【0020】

【実施例】（実施例1）

【0021】本実施例では、ガラス基板上の結晶性を有する珪素膜を形成する例を示す。まず図1を用いて、触媒元素（ここではニッケルを用いる）を導入するところまでを説明する。本実施例においては、基板としてコーニング7059ガラスを用いる。またその大きさは100mm×100mmとする。

【0022】まず、非晶質珪素膜をプラズマCVD法やLPCVD法によってアモルファス状のシリコン膜を100～1500Å形成する。ここでは、プラズマCVD法によって非晶質珪素膜12を1000Åの厚さに成膜する。（図1（A））

【0023】そして、汚れ及び自然酸化膜を取り除くためにフッ酸処理を行い、その後酸化膜13を10～50Åに成膜する。汚れが無視できる場合には、この工程を省略しても良いことは言うまでもなく、酸化膜13の代わりに自然酸化膜をそのまま用いれば良い。なお、この酸化膜13は極薄のため正確な膜厚は不明であるが、20Å程度であると考えられる。ここでは酸素雰囲気中でのUV光の照射により酸化膜13を成膜する。成膜条件は、酸素雰囲気中においてUVを5分間照射することによって行なった。この酸化膜13の成膜方法としては、熱酸化法を用いるのもよい。また過酸化水素による処理によるものでもよい。

【0024】この酸化膜13は、後のニッケルを含んだ

酢酸塩溶液を塗布する工程で、非晶質珪素膜の表面全体に酢酸塩溶液を行き渡らせるため、即ち濡れ性の改善のためのものである。例えば、非晶質珪素膜の表面に直接酢酸塩溶液を塗布した場合、非晶質珪素が酢酸塩溶液を弾いてしまうので、非晶質珪素膜の表面全体にニッケルを導入することができない。即ち、均一な結晶化を行うことができない。

【0025】つぎに、酢酸塩溶液中にニッケルを添加した酢酸塩溶液を作る。ニッケルの濃度は100ppmとする。そしてこの酢酸塩溶液を非晶質珪素膜12上の酸化膜13の表面に2ml滴下し、この状態を5分間保持する。そしてスピナーを用いてスピンドライ（2000rpm、60秒）を行う。（図1（C）、（D））

【0026】酢酸溶液中におけるニッケルの濃度は、10ppm以上であれば実用になる。また溶液としては、塩酸塩、硝酸塩、硫酸塩を用いることができる。また、有機系のオクチル酸塩やトルエン溶液を用いることもできる。この場合は、酸化膜13は不要であり、直接非晶質珪素膜上に触媒元素を導入することができる。

【0027】上記溶液の塗布の後、5分間その状態を保持させる。この保持させる時間によっても、最終的に珪素膜12中に含まれるニッケルの濃度を制御することができるが、最も大きな制御因子は溶液の濃度である。

【0028】そして、加熱炉において、酸素雰囲気中において550度、4時間の加熱処理を行う。この結果、基板11上に形成された結晶性を有する珪素薄膜12を得ることができる。

【0029】上記の加熱処理は450度以上の温度で行うことができるが、温度が低いと加熱時間を長くしなければならず、生産効率が低下する。また、550度以上とすると基板として用いるガラス基板の耐熱性の問題が表面化してしまう。

【0030】（実施例2）本実施例は、実施例1に示す作製方法において、1200Åの酸化珪素膜を選択的に設け、この酸化珪素膜をマスクとして選択的にニッケルを導入する例である。

【0031】図2に本実施例における作製工程の概略を示す。まず、ガラス基板（コーニング7059、10cm角）上にマスクとなる酸化珪素膜21を1000Å以上、ここでは1200Åの厚さに成膜する。この酸化珪素膜21の膜厚については、発明者等の実験によると500Åでも問題がないことを確認しており、膜質が緻密であれば更に薄くても良いと思われる。

【0032】そして通常のフォトリソパターニング工程によって、必要とするパターンに酸化珪素膜21をパターニングする。そして、酸素雰囲気中における紫外線の照射で薄い酸化珪素膜20を成膜する。この酸化珪素膜20の作製は、酸素雰囲気中でUV光を5分間照射することによって行なわれる。なおこの酸化珪素膜20の厚さは20～50Å程度と考えられる（図2（B））。尚、

まずガラス基板上に下地の酸化珪素膜（図示せず）を2000Åの厚さに成膜する。この酸化珪素膜は、ガラス基板からの不純物の拡散を防ぐために設けられる。

【0052】そして、非晶質珪素膜を実施例1と同様な方法で1000Åの厚さに成膜する。そして、自然酸化膜を取り除くためのフッ酸処理の後、薄い酸化膜20を20Å程度の厚さに酸素雰囲気でのUV光の照射によって成膜する。

【0053】そして10ppmのニッケルを含有した酢酸塩溶液を塗布し、5分間保持し、スピナーを用いてスピンドライを行う。その後バッファフッ酸によって酸化珪素膜20と21を取り除き、550度、4時間の加熱によって、珪素膜100を結晶化させる。（ここまでは実施例1に示した作製方法と同じ）

【0054】次に、結晶化した珪素膜をバターニングして、島状の領域104を形成する。この島状の領域104はTFTの活性層を構成する。そして、厚さ200～1500Å、ここでは1000Åの酸化珪素105を形成する。この酸化珪素膜はゲート絶縁膜としても機能する。（図6（A））

【0055】上記酸化珪素膜105の作製には注意が必要である。ここでは、TEOSを原料とし、酸素とともに基板温度150～600℃、好ましくは300～450℃で、RFプラズマCVD法で分解・堆積した。TEOSと酸素の圧力比は1:1～1:3、また、圧力は0.05～0.5torr、RFパワーは100～250Wとした。あるいはTEOSを原料としてオゾンガスとともに減圧CVD法もしくは常圧CVD法によって、基板温度を350～600℃、好ましくは400～550℃として形成した。成膜後、酸素もしくはオゾンの雰囲気中で400～600℃で30～60分アニールした。

【0056】この状態でKrFエキシマーレーザー（波長248nm、パルス幅20nsec）あるいはそれと同等な強光を照射することで、シリコン領域104の結晶化を助長させてもよい。特に、赤外光を用いたRTA（ラビットサーマルアニール）は、ガラス基板を加熱せずに、珪素のみを選択的に加熱することができ、しかも珪素と酸化珪素膜との界面における界面準位を減少させることができるので、絶縁ゲート型電界効果半導体装置の作製においては有用である。

【0057】その後、厚さ2000Å～1μmのアルミニウム膜を電子ビーム蒸着法によって形成して、これをバターニングし、ゲート電極106を形成する。アルミニウムにはスカンジウム（Sc）を0.15～0.2重量%ドーピングしておいてもよい。次に基板をpH≒7、1～3%の酒石酸のエチレングリコール溶液に浸し、白金を陰極、このアルミニウムのゲート電極を陽極として、陽極酸化を行う。陽極酸化は、最初一定電流で220Vまで電圧を上げ、その状態で1時間保持して終了させる。本実施例では定電流状態では、電圧の上昇速

度は2～5V/分が適当である。このようにして、厚さ1500～3500Å、例えば、2000Åの陽極酸化物109を形成する。（図6（B））

【0058】その後、イオンドーピング法（プラズマドーピング法ともいう）によって、各TFTの島状シリコン膜中に、ゲート電極部をマスクとして自己整合的に不純物（燐）を注入した。ドーピングガスとしてはフォスフィン（PH₃）を用いた。ドーズ量は、1～4×10¹⁵cm⁻²とする。

【0059】さらに、図6（C）に示すようにKrFエキシマーレーザー（波長248nm、パルス幅20nsec）を照射して、上記不純物領域の導入によって結晶性の劣化した部分の結晶性を改善させる。レーザーのエネルギー密度は150～400mJ/cm²、好ましくは200～250mJ/cm²である。こうして、N型不純物（燐）領域108、109を形成する。これらの領域のシート抵抗は200～800Ω/□であった。

【0060】この工程において、レーザーを用いるかわりに、フラッシュランプを使用して短時間に1000～1200℃（シリコンモニターの温度）まで上昇させ、試料を加熱する、いわゆるRTA（ラビット・サーマル・アニール）（RTP、ラビット・サーマル・プロセスともいう）を用いてもよい。

【0061】その後、全面に層間絶縁物110として、TEOSを原料として、これと酸素とのプラズマCVD法、もしくはオゾンとの減圧CVD法あるいは常圧CVD法によって酸化珪素膜を厚さ3000Å形成する。基板温度は250～450℃、例えば、350℃とする。成膜後、表面の平坦性を得るため、この酸化珪素膜を機械的に研磨する。さらに、スパッタ法によってITO被膜を堆積し、これをバターニングして画素電極111とする。（図6（D））

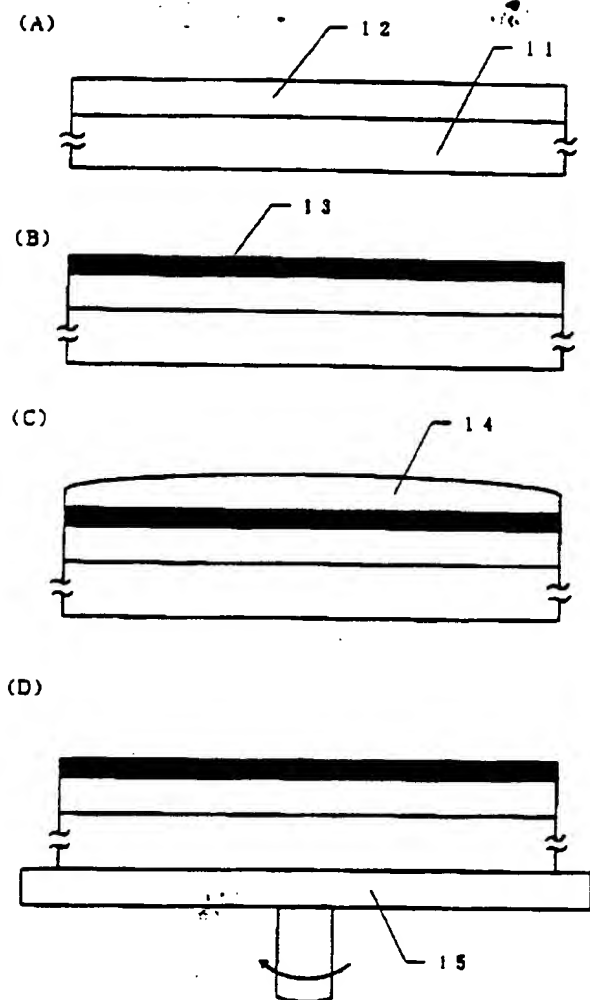
【0062】そして、層間絶縁物110をエッチングして、図1（E）に示すようにTFTのソース、ドレインにコンタクトホールを形成し、クロムもしくは窒化チタンの配線112、113を形成し、配線113は画素電極111に接続させる。

【0063】プラズマ処理を用いてニッケルを導入した結晶性珪素膜は、酸化珪素膜に比較してバッファフッ酸に対する選択性が低いので、上記コンタクトホールの形成工程において、エッチングされてしまうことが多かった。

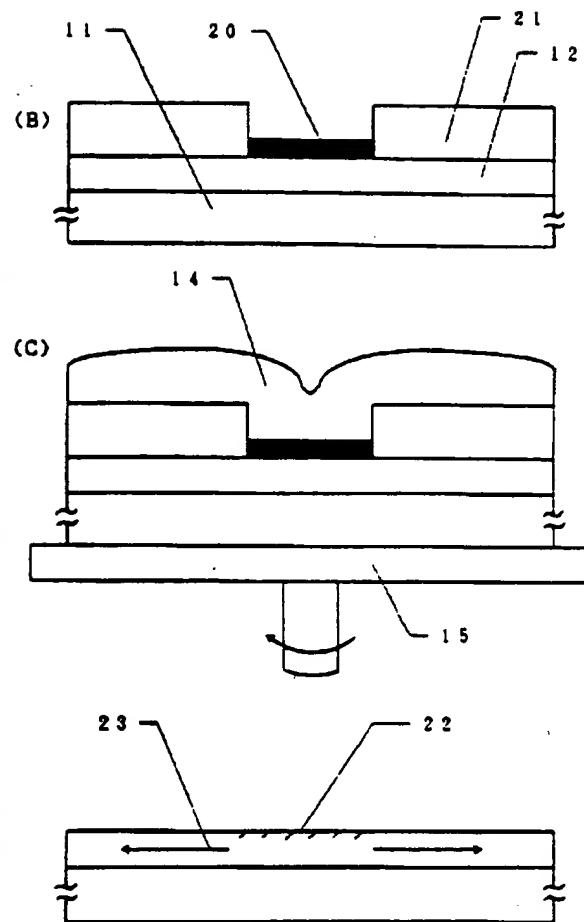
【0064】しかし、本実施例のように10ppmの低濃度で水溶液を用いてニッケルを導入した場合には、耐フッ酸性が高いので、上記コンタクトホールの形成が安定して再現性よく行なうことができる。

【0065】最後に、水素中で300～400℃で0.1～2時間アニールして、シリコンの水素化を完了する。このようにして、TFTが完成する。そして、同時に作製した多数のTFTをマトリクス状に配列せしめて

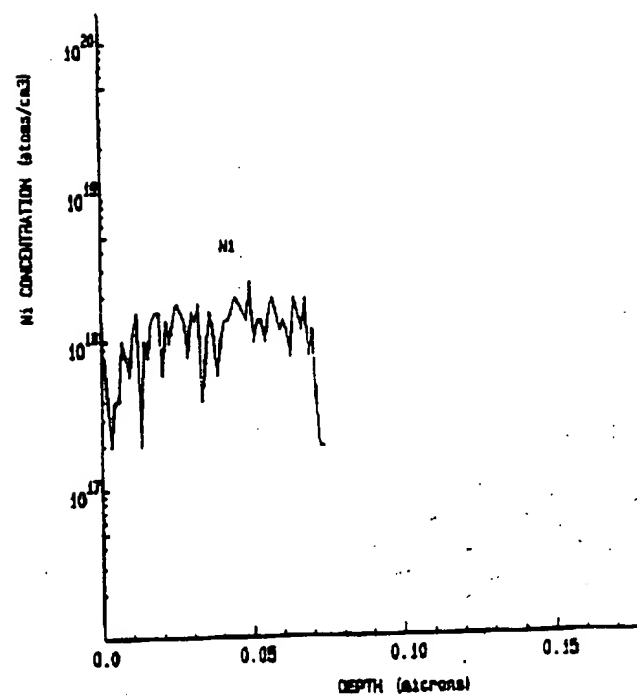
【図1】



【図2】



【図5】



DIALOG(R)File 352:DERWENT WPI
(c) 1999 Derwent Info Ltd. All rts. reserv.

008461684 **Image available**

WPI Acc No: 90-348684/199046

XRAM Acc No: C90-151375

XRPX Acc No: N90-266400

Electroluminescent device - has semiconductor layer of conjugated polymer between electrical contact layers

Patent Assignee: CAMBRIDGE DISPLAY TECHNOLOGY LTD (CAMB-N);
CAMBRIDGE RES & INNOVATION LTD (CAMB-N); CAMBRIDGE RES & INN (CAMB-N); CAMBRIDGE CAPITAL MANAGEMENT LTD (CAMB-N); LYNXVALE LTD (LYNX-N); CAMBRIDGE CAPITAL MANAGE

(CAMB-N)Inventor: BRADLEY D; BURROUGHES J; FRIEND R H; BRADLEY D D C;
BURROUGHES J H; BRADLEY D D

Number of Countries: 020 Number of Patents: 013

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
WO 9013148	A	19901101					199046 B
AU 9054285	A	19901116					199107
FI 9006271	A	19901219					199115
EP 423283	A	19910424	EP 90906272	A	19900418	H01L-033/00	
199117							
BR 9006718	A	19910806					199136
JP 4500582	W	19920130	JP 90506028	A	19900418		199211
US 5247190	A	19930921	WO 90GB584	A	19900418	H01L-029/29	
199339							
			US 90634117	A	19901228		
EP 423283	B1	19950125	EP 90906272	A	19900418	H01L-033/00	
199508							
			WO 90GB584	A	19900418		
DE 69016345	E	19950309	DE 616345	A	19900418	H01L-033/00	
199515							
			EP 90906272	A	19900418		
			WO 90GB584	A	19900418		
US 5399502	A	19950321	US 90634117	A	19901228	H01L-021/44	
199517							
			US 9350348	A	19930505		
ES 2070320	T3	19950601	EP 90906272	A	19900418	H01L-033/00	
199528							
JP 10092577	A	19980410	JP 90506028	A	19900418	H05B-033/14	
199825							